Seat No. / Enrolment No.:

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma Engineering – SEMESTER – 5 (NEW) – EXAMINATION – Winter-2024

Subject Code: 4353206 **Date: 29-11-2024**

Subject Name: VLSI Technology

Time: 10:30 AM TO 01:00 PM **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make Suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **Use of simple calculators and non-programmable scientific calculators are permitted**
5. **English version is authentic.**

			Marks
Q.1	**(a)**	Draw all symbols for enhancement and depletion type MOSFET.	**03**
પ્રશ્ન.1	(અ)	એનહેન્સમેન્ટ અને ડીપ્લેશન ટાઈપ MOSFET માટે સિમ્બોલ દોરો.	૦૩
	(b)	Define: 1) Hierarchy 2) Regularity	**04**
	(બ)	વ્યાખ્યા આપો: ૧) હાઈરારકી ૨)રેગ્યુલારીટી	૦૪
	(c)	Explain MOS under external bias.	**07**
	(ક)	MOS અન્ડર એક્ષટરનલ બાયસ સમજાવો.	૦૭
		OR	
	(c)	What is the need for scaling? Explain types of scaling with its effect.	**07**
	(ક)	સ્કેલીંગ ની શું જરूરિયાત છે? સ્કેલીંગ ના ટાઈપ તેની ઈફેક્ટ સાથે સમજાવો.	૦૭
Q.2	**(a)**	Write short note on FPGA.	**03**
પ્રશ્ન.2	**(અ)**	FPGA પર ટૂંકનોંધ લાખો.	**૦૩**
	(b)	Compare semi-custom and full custom design methodologies.	**04**
	(બ)	સેમી કસ્ટમ અને ફુલ કસ્ટમ ડિઝાઈન મેથોડોલોજી સરખાવો.	૦૪
	(c)	Explain MOSFET operation for 1) $0<V_{DS}<VDSAT$ 2) $V_{DS} = V_{DSAT}$ 3) $V_{DS} > V_{DSAT}$	**07**
	(ક)	1) $0<V_{DS}<VDSAT$ 2) $V_{DS} = V_{DSAT}$ 3) $V_{DS} > V_{DSAT}$ માટે MOSFET ઓપરેશન સમજાવો.	૦૭
		OR	
Q.2	**(a)**	Explain standard cell-based design.	**03**
પ્રશ્ન.2	(અ)	સ્ટાન્ડરડ સેલ બેઝ્ડ ડીઝાઇન સમજાવો.	**૦૩**
	(b)	Draw and explain Y-chart.	**04**
	(બ)	Y ચાર્ટ દોરો અને સમજાવો.	૦૪
	(c)	Explain gradual channel approximation for MOSFET current-voltage characteristics.	**07**
	(ક)	MOSFET કરંટ-વોલ્ટેજ કેરેક્ટરિસ્ટીક માટે ગ્રેજુઅલ ચેનલ એપ્રોક્ષીમેશન સમજાવો.	૦૭
Q. 3	**(a)**	Draw symbol and write truth table of ideal inverter. Draw and explain VTC of ideal inverter.	**03**
પ્રશ્ન.3	(અ)	આઈડલ ઈન્વરટર નો સિમ્બોલ દોરો અને ટ્રુથ ટેબલ લખો. આઈડલ ઈન્વરટર માટે VTC દોરો અને સમજાવો.	૦૩
	(b)	Explain generalized inverter circuit with its VTC.	**04**
	(બ)	જનરાલાઈઝડ ઈન્વરટર સર્કીટ VTC સાથે સમજાવો.	૦૪

	(c)	Describe depletion load nMOS inverter with its circuit, operating region and VTC.	**07**
	(ક)	ડીપ્લેશન લોડ nMOS ઈન્વરટર તેની સર્કીટ, ઓપરેટીંગ રિજિયન અને VTC સાથે સમજાવો.	૦૭

OR

Q. 3	**(a)**	Explain noise margin.	**03**
પ્રશ્ન.3	(અ)	નોઈઝ માર્જીન સમજાવો.	૦૩
	(b)	Explain resistive load inverter.	**04**
	(બ)	રેઝીસ્ટીવ લોડ ઈન્વરટર સમજાવો.	૦૪
	(c)	Explain CMOS inverter with its VTC.	**07**
	(ક)	CMOS ઈન્વરટર તેની VTC સાથે સમજાવો.	૦૭

Q. 4	**(a)**	Draw AOI with CMOS implementation.	**03**
પ્રશ્ન.4	(અ)	AOI CMOS થી દોરો.	૦૩
	(b)	Implement two input NOR and NAND gate using depletion load nMOS.	**04**
	(બ)	બે ઈનપુટ NOR અને NAND ગેટ ડીપ્લેશન લોડ nMOS થી બનાવો.	૦૪
	(c)	Implement CMOS SR latch using NOR2 and NAND2 gates.	**07**
	(ક)	NOR2 અને NAND2 નો ઉપયોગ કરીને CMOS SR લેચ ઈમ્પ્લીમેન્ટ કરો.	૦૭

OR

Q. 4	**(a)**	Implement XOR function using CMOS.	**03**
પ્રશ્ન.4	(અ)	CMOS નો ઉપયોગ કરીને XOR ફંક્શન ઈમ્પ્લીમેન્ટ કરો.	૦૩
	(b)	Implement two input NOR and NAND gate using CMOS.	**04**
	(બ)	બે ઈનપુટ NOR અને NAND ગેટ CMOS થી બનાવો.	૦૪
	(c)	Implement Y=[PQ+R(S+T)]' Boolean equation using depletion load nMOS and CMOS.	**07**
	(ક)	Y=[PQ+R(S+T)]' બુલિયન સમીકરણ ડીપ્લેશન લોડ nMOS થી ઈમ્પલીમેન્ટ કરો.	૦૭

Q.5	**(a)**	Explain design styles used in Verilog.	**03**
પ્રશ્ન.5	(અ)	વેરીલોગ માં ઉપયોગ થતી ડીઝાઇન સ્ટાઇલ સમજાવો.	૦૩
	(b)	Write Verilog program for full adder using behavioral modeling.	**04**
	(બ)	બીહેવીયરલ મોડેલીંગ થી ફૂલ એડર માટે વેરીલોગ પ્રોગ્રામ લખો.	૦૪
	(c)	Describe the function of CASE statement. Write Verilog code of 3x8 decoder using CASE statement.	**07**
	(ક)	CASE સ્ટેટમેન્ટ નું ફંક્શન વર્ણવો. CASE સ્ટેટમેન્ટ નો ઉપયોગ કરીને ૩x૮ ડીકોડરનો વેરીલોગ કોડ લખો.	૦૭

OR

Q.5	**(a)**	Write Verilog code to implement 2:1 multiplexer.	**03**
પ્રશ્ન.5	(અ)	૨:૧ મલ્ટીપ્લેક્ષર ઈમ્પ્લીમેન્ટ કરતો વેરીલોગ કોડ લખો.	૦૩
	(b)	Write Verilog program for D flip-flop using behavioral modeling.	**04**
	(બ)	બીહેવીયરલ મોડેલીંગ થી D-ફ્લીપ ફ્લોપ માટે વેરીલોગ પ્રોગ્રામ લખો.	૦૪
	(c)	Explain testbench in brief. Write Verilog code to implement 4-bit down counter.	**07**
	(ક)	ટેસ્ટબેંચ ટૂંકમાં વર્ણવો. ૪-બીટ ડાઉન કાઉન્ટર ઈમ્પલીમેન્ટ કરવાનો વેરીલોગ કોડ લખો.	૦૭

****